

《超低損失電力トランジスタの研究開発》

低炭素社会の実現に向け本格始動へ 装置共有化でR&Dの効率化を実現

低炭素社会の構築に向けた研究基盤となる「低炭素研究ネットワーク」。18の参画機関では、太陽エネルギーをはじめ様々なエネルギーに関する複数の研究が並行して進められている。今回、早稲田大学 基幹理工学部 教授の川原田洋氏に、同ネットワークの概要や同氏がグループリーダーを務める超低損失電力トランジスタの研究構想と取り組みについて話を聞いた。

低炭素社会に向けたネットワークを構築
Electronic Journal (以下、EJ) 低炭素研究ネットワークについて概略などを教えて下さい。

川原田洋氏 (以下、川原田) 参画しているのは物質・材料研究機構、東京大学、京都大学をはじめ



早稲田大学 教授 川原田 洋氏

め、産業技術総合研究所、早稲田大学、東京工業大学、大阪大学、九州大学などの18機関で、低炭素社会に向けた研究基盤のネットワークを構築した。異分野融合により、研究を効率良くイノベーションにつなげるため、機能と役割分担に応じて、共通基礎課題に集中的

的に取り組むハブ拠点と、個々の研究成果の実用化を加速させるサテライト拠点を設定。それぞれの拠点に必要な機器・装置を整備し、ハブ拠点を中心として全ての拠点が参画するネットワークを実現した。このネットワークのユニークなところは、機器・装置などの研究設備の共有化であり、ネットワーク内部の研究者だけでなく、外部の研究者にも広く利用できる機会を提供している点にある。

研究分野としては、熱流体計測・放射光分析などの“分野横断的技術”、太陽電池・バイオエネルギーの“創る技術”、水素製造・2次電池などの“貯える技術”、低消費電力素子・発光素子の“節

約する技術”の4つに分けられる。

EJ 担当される研究内容は？

川原田 我々のミッションは、“節約する技術”にあたる超低損失電力トランジスタの研究開発だ。現在、エアコン、空調機、自動車、産業用ロボットなどの電力消費量は相対的に大きく、特に数百Vで動作するハイブリッド車や電気自動車関連でのインバータ損失は低電圧動作に比べまだ高い。このインバータ動作でのエネルギー損失の要因は主に、電力用トランジスタのオン時のオン抵抗損失とオンオフ切り換え時のスイッチング損失が挙げられる。オン抵抗損失には、ドリフト抵抗、チャネル抵抗、コンタクト抵抗、スイッチング損失には寄生容量が起因している。これらの損失課題を、現在主流のSiを用いた半導体から、ダイヤモンドを材料とした電界効果型トランジスタ(FET)の電界分布の均一化と大電流密度化を図ることで、最高の絶縁性と高い電導性を引き出し、高電圧低抵抗スイッチを実現させる。

さらに、トランジスタを構成するダイヤモンドやその周辺技術を担う様々な先端材料を自在に加工できる施設を構築していく。これにより、ハイパワー、高周波、微細化など、各種トランジスタ構造の作製およびその詳細な特性評価を一括して行う拠点を形成していく計画だ。

2つの要素技術で性能改善を狙う

EJ 現在の研究計画と方向性はいかがですか？

川原田 電力デバイスの低損失化には、オフ状態での高い耐圧とオン状態での高い電導性という相反する要求を満たす必要がある。本プロジェクトでは、半導体の中で最も高い絶縁破壊電界と、超伝導にもなる低抵抗物質である、ダイヤモンド固

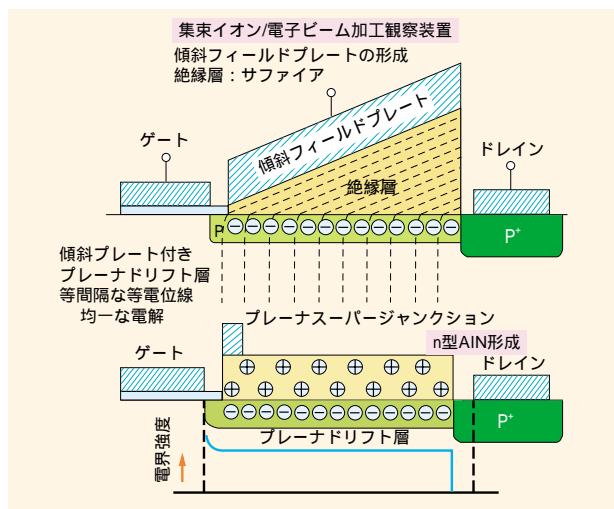


図1 傾斜フィールドプレートやラテラルスーパー接合を用いたドリフト構造

有の特性を生かしてFETの実用化を加速させる。

EJ 要素技術となるのは?

川原田 現段階では2つあり、1つはMOSFET構造を採用しチャンネル抵抗、コンタクト抵抗を減少させるものだ。RESURF (Reduced Surface Area) 構造のラテラル型パワーMOSFETを使用し、プレーナドリフト構造形成を行っている。ゲート絶縁膜や高耐圧フィールドプレート用絶縁膜として高品質 Al_2O_3 を形成し、低チャンネル抵抗(低オン抵抗)と高ブレークダウン電圧とを実現させていく。

もう1つの要素技術はドリフト構造の改良で、ドリフト抵抗を減少させつつ、耐圧を高めるものとなる。ここでは経済性のあるプレーナドリフト構造を検討する。接合または堆積技術により、フィールドプレート構造を形成する(図1)。また、n型ワイドバンドギャップ半導体(n型ダイヤモンドやAlNなど)をp型ドリフト層上へ形成するプレーナスーパー接合(図1)を検討する。

以上の2つの要素技術を組み合わせて低損失電力FETを試作し、5年後には耐圧1000V、最大ドレイン電流密度0.8A/mmを達成させたい。

真空中で高耐圧に対応した測定装置も

EJ どのような装置を使用しているのですか?

川原田 FET構造を採用した要素技術では、ドーピング時に使用する高純度ダイヤモンドCVD装置や、ダイヤモンドのさらなる高精度化のためにラジカルモニタ付きダイヤモンド成膜装置などが使用されている。この他、MOS構造の安定化のためのSiやN終端に使用する表面安定化成膜装置、高品質ゲート絶縁膜/高耐圧膜の形成にALD装置、高品質ダ



図2 高耐圧真空プローバ「GRAIL」と計測器「B1505A」

イヤモンド成膜の最適化にダイヤモンド成膜装置などを使用している。ドリフト構造を用いた技術開発では、n型ワイドバンドギャップ半導体とp型ダイヤモンドとのスーパー接合を実現する精密制御半導体基板アライメント接合装置、傾斜フィールドプレート形成には、集束イオン/電子ビーム加工観察装置などを用いる。

中でも、本プロジェクトの開発拠点設立にあたり導入した、高耐圧デバイス測定装置が目玉の1つと言える(図2)。これは、ナガセテクノエンジニアリングの真空プローバ「GRAIL」シリーズを用い、米Agilent Technologiesのパワーデバイスアナライザ「B1505A」と組み合わせたもので、真空チャンバ内で25mm角のチップを、15~573Kの任意の温度に調整できる高低温チャックを有している。

真空中である一定の条件で測定できるのも重要で、湿度や温度など異なる条件下での測定値のずれを回避できる。また、3000V/40Aまで測定可能なため、大気中ではブレークダウンしやすいが、真空中では3kVまでデバイスを計測できる。実際に真空中でパッケージングされていないデバイスを使用することはないが、研究段階でデバイス自体の潜在性能が測定できれば、パッケージ技術の開発にも寄与できるだろう。この他、真空プローバを使用することで、高温・高耐圧で精度の高い試験が非常に簡便に実施できるため、学生が測定しても安心できるデータが採取できるのもメリットとなる。

“真空”と“高耐圧”の組み合わせによる装置は珍しく、次世代型パワーデバイスの開発にはこの装置は不可欠だと考えている。低炭素研究ネットワーク以外の外部の研究者にも開放している共用の設備であるため、この装置を使ってダイヤモンドだけでなくSiCやGaNなどを用いたパワーデバイスも測定してもらいたいと考えている。

(聞き手・山田孝志)